

(16)

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-283816

(43)Date of publication of application : 07.10.1994

(51)Int.Cl.

H01S 3/18

(21)Application number : 05-091939

(71)Applicant : NIPPON TELEGR & TELEPH CORP
<NTT>

(22)Date of filing : 29.03.1993

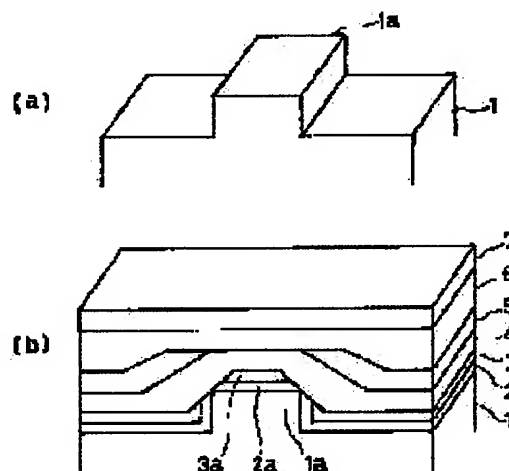
(72)Inventor : KONDO YASUHIRO
NAKAO MASASHI
OKAYASU MASANOBU

(54) SEMICONDUCTOR LASER OF EMBEDDED STRUCTURE AND FABRICATION THEREOF

(57)Abstract:

PURPOSE: To fabricate a semiconductor laser having an embedded structure, which can function at a low threshold level with high efficiency, without requiring any complicated fabrication step.

CONSTITUTION: When a current confinement layer 5 is formed by vapor phase epitaxial growth of n-type InP, concentration of Se to be doped is set at $8 \times 10^{18} \text{cm}^{-3}$ or above thus preventing deposition of the n-type InP on the (100) crystal face above a mesa stripe. Since the n-type InP is not grown on the upper plane including the (100) crystal face at the mesa stripe part of a clad layer 4, a current confinement layer 5 is formed such that the extensions of the upper plane including the (100) crystal plane at the mesa stripe part of the clad layer 4 are coplanar therewith on the opposite sides.



LEGAL STATUS

[Date of request for examination]

07.10.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3038424

[Date of registration]

03.03.2000

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-283816

(43) 公開日 平成6年(1994)10月7日

(51) Int. Cl.⁵

H01S 3/18

識別記号

庁内整理番号

FI

技術表示箇所

審査請求 未請求 請求項の数4

FD

(全6頁)

(21) 出願番号 特願平5-91939

(22) 出願日 平成5年(1993)3月29日

(71) 出願人 000004226

日本電信電話株式会社

東京都千代田区内幸町一丁目1番6号

(72) 発明者 近藤 康洋

東京都千代田区内幸町一丁目1番6号 日本
電信電話株式会社内

(72) 発明者 中尾 正史

東京都千代田区内幸町一丁目1番6号 日本
電信電話株式会社内

(72) 発明者 岡安 雅信

東京都千代田区内幸町一丁目1番6号 日本
電信電話株式会社内

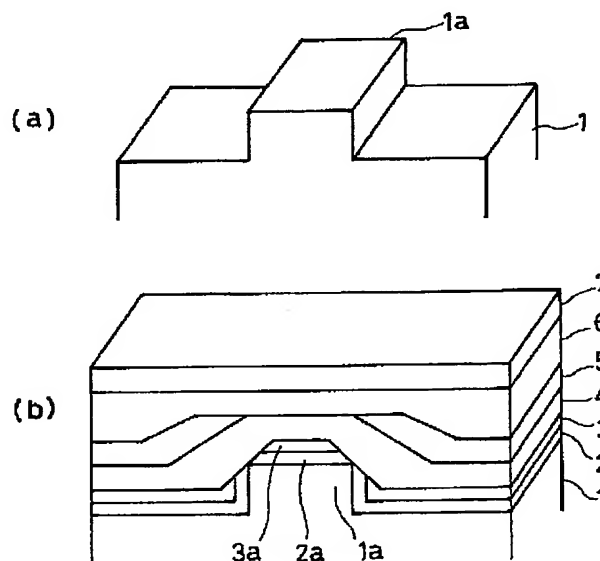
(74) 代理人 弁理士 山川 政樹

(54) 【発明の名称】 埋め込み構造半導体レーザとその製造方法

(57) 【要約】

【目的】 複雑な工程を必要とせず低い閾値で動作して高効率を得られる埋め込む埋め込み構造半導体レーザが製造できるようにすることを特徴とする。

【構成】 電流閉じ込め層5形成時のn型InPの気相成長において、ドーピングするSeの濃度を $8 \times 10^{18} \text{ cm}^{-3}$ 以上とすることで、メサストライプ上の(100)結晶面にはn型InPが堆積しないようになるこのため、クラッド層4のメサストライプ状の部分の(100)結晶面を有する上平面にはn型InPは成長せず、その両側にクラッド層4のメサストライプ状の部分の(100)結晶面を有する上平面に続く一部がこの平面と同一面となるように、電流閉じ込め層5が形成される。



【特許請求の範囲】

【請求項1】 n型の(100)結晶面を有する半導体基板上に前記半導体基板の<011>方向にストライプ状のメサストライプを形成する第1の工程と、

前記半導体基板上に有機金属気相成長法により半導体層を成長させて前記メサストライプ上の領域がレーザを発振する活性領域とする第2の工程と、

前記活性領域上の領域の平坦な面が(100)結晶面となり、この面に続く側面と前記半導体基板面とのなす角が54°未満となるように前記半導体層上に有機金属気相成長法により第1のp型半導体層を形成する第3の工程と、

前記第1のp型半導体層の前記活性領域上の領域の(100)結晶面以外に、所定の濃度のVI族元素をドーブした第1のn型半導体層を選択成長させる第4の工程と、

前記第1のp型半導体層および第1のn型半導体層上に第2のp型半導体層を形成する第5の工程と、

前記第2のp型半導体層上に第3のp型半導体層を形成する第6の工程とを有することを特徴とする埋め込み構造半導体レーザの製造方法。

【請求項2】 請求項1記載の埋め込み構造半導体レーザの製造方法において、

前記半導体基表面に回折格子を形成する工程と、

前記半導体基板と半導体層との間に第2のn型半導体層を形成する工程とを有することを特徴とする埋め込み構造半導体レーザの製造方法。

【請求項3】 <011>方向にストライプ状のメサストライプが形成されたn型の(100)結晶面を有する半導体基板と、

前記半導体基板上に形成され、前記メサストライプ上の領域がレーザを発振する活性領域となる半導体層と、

前記半導体層上に形成され、前記活性領域上の領域の平坦な面が(100)結晶面であり、その(100)結晶面に続く側面と前記半導体基板とのなす角が54°未満である第1のp型半導体層と、

前記第1のp型半導体層の前記活性領域上の領域の平坦な(100)結晶面以外に形成され、前記(100)結晶面に連続する面が前記平坦な面と同一の平面である所定の濃度のVI族元素がドーブされた第1のn型半導体層と、

前記第1のn型半導体層上に形成された第2のp型半導体層と、

前記第2のp型半導体層上に形成された第3のp型半導体層とを有することを特徴とする埋め込み構造半導体レーザ。

【請求項4】 請求項3記載の埋め込み構造半導体レーザにおいて、

前記メサストライプ表面に形成された回折格子と、

前記半導体基板と前記半導体層との間に形成された第2

のn型半導体層とを有することを特徴とする埋め込み構造半導体レーザ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、有機金属気相成長法を用いた埋め込み構造半導体レーザおよびその製造方法に関するものである。

【0002】

【従来の技術】レーザを発振する活性領域両側を電流ブロック層で埋め込む埋め込み構造半導体レーザは、低い閾値で動作して高効率を得られる。この埋め込み構造半導体レーザの製造では、レーザを発振するメサストライプ構造の活性領域を埋め込むために、有機金属気相成長法やLPE法などが用いられる。この活性領域を有機金属気相成長法で埋め込む場合、活性領域上部に選択成長マスクを形成し、これを用いて活性領域両側に電流ブロック層を形成するようにしている。しかし、有機金属気相成長法はメサストライプ構造の上部両端に異常成長を起こし易く、このためこの上を平坦に埋め込むことが困難であった。

【0003】以上のことにより、従来では、図4に示すように埋め込み構造半導体レーザを製造していた。まず、基板41上にパッファ層42、活性層43、クラッド層44を形成し(図4(a))、その上に幅2μm程度の選択成長マスク45を形成し、これをマスクとしてエッチングして活性領域を高さ約1μmのメサストライプに加工する(図4(b))。その後、図4(c)、(d)に示すように、通常の埋め込み層成長と同様なプロセスにより、電流ブロック層46、電流閉じ込め層47を形成し、選択成長マスクを除去した後、オーバークラッド層48、キャップ層49を形成し、埋め込み構造レーザを製造していた。

【0004】また、従来では図5に示すように、前述と同様に、基板51上にパッファ層52、活性層53、クラッド層54、キャップ層55を形成し(図5

(a))、幅4μm程度のマスクを用いてエッチングを行い、このマスク下のサイドエッチングを利用して上部に庇を有する選択成長マスク56を有する幅2μm程度高さ2μm程度のメサストライプを形成する。(図5(b))。この後、有機金属気相成長法により、図5(c)に示すように、この選択成長マスク56を用いて異常成長を抑えた状態で電流ブロック層57、電流閉じ込め層58を連続して堆積形成していた。

【0005】しかし、図4に示す方法では、気相成長を3回以上行い、加えて、上部に選択成長マスクが形成されているメサストライプ形状の活性領域を形成する必要があり、工程が複雑であった。また、図5に示す方法でも、2回以上の気相成長を行い、加えて庇を有する選択成長マスクを形成しなくてはならず、やはり工程が複雑であった。そして、活性領域をメサストライプ形状とす

るためにエッチングを用いているので、活性層の側面が露出することになり、ここにMQW構造のInGaAs/InAlAsを用いると、Alを含む層が露出して酸化するため、側面を良好に埋め込むことが困難であった。

【0006】上記のような問題点を解消するために、1回の有機金属気相成長により埋め込み構造半導体レーザを製造する方法が提案されている。以下、この埋め込み構造半導体レーザの製造方法を図6を用いて説明する。この埋め込み構造半導体レーザは、所定の幅のストライプパタン61aが形成された表面が(100)結晶面である基板61上に、有機金属気相成長法によりn型InP層62、アンドープInGaAsP層63、p型InP層64を順次堆積させる。このとき、ストライプパタン61a上には、バッファ層62a、活性層63a、クラッド層64aは側面が傾いた状態で形成され、これらの側面は基板61面に対して約54°の角度を有する(111)B結晶面となる。

【0007】ついで、n型InPからなる電流閉じ込め層65、p型InPからなるオーバークラッド層66、p型のInGaAsPからなるキャップ層67を順次有機金属気相成長法により形成する。有機金属気相成長法では、(111)B結晶面には成長反応が起こらないので、各層が図6(a)に示すように形成される。これにより、電流閉じ込め層65は活性層63aを挟むように成長堆積し、電流狭窄構造が形成される。

【0008】

【発明が解決しようとする課題】従来は、以上のように構成されていたので、以下に示すような問題があった。図6において、クラッド層64aを形成するためのp型InPの成長では、クラッド層64aは断面が3角形状となったところで自動的にその形成を終了するが、この両側のp型InP層64は成長量を増やせばそれだけ厚く形成される。従って、このクラッド層64a形成のためのp型InPの成長では、図6(b)に示すように、p型InP層64が厚すぎて、電流閉じ込め層65が活性層63aに対して高い位置に形成される場合と、図6(c)に示すようにp型InP層64が薄すぎて活性層63aに対して低い位置に形成される場合とが起こる。

【0009】図6(b)に示すように、電流閉じ込め層65が活性層63aより上に形成された場合、電流閉じ込め層65の間隔が狭くなって電流が流れる領域が狭くなり、活性層63aに対する電流供給量が減少することになる。一方、図6(c)に示すように電流閉じ込め層65が活性層63aより下に形成された場合、n型InPからなる電流閉じ込め層65とn型InPからなるバッファ層62aとの接触面積が増加することになり、このためここを通るリーク電流が増加することになる。そして、同様のことがメサストライプの高さが変化したときにも発生する。すなわち、従来の製造方法では、クラ

ッド層の成長量およびメサストライプの高さを厳密に制御しなければならないという問題があった。

【0010】この発明は、以上のような問題点を解消するためになされたものであり、複雑な工程を必要とせず低い閾値で動作して高効率を得られる埋め込み構造半導体レーザが製造できるようにすることを特徴とする。

【0011】

【課題を解決するための手段】この発明の埋め込み構造半導体レーザの製造方法は、n型の(100)結晶面を有する半導体基板上に半導体基板の<011>方向にストライプ状のメサストライプを形成する第1の工程と、半導体基板上に有機金属気相成長法により半導体層を成長させてメサストライプ上の領域がレーザを発振する活性領域とする第2の工程と、活性領域上の領域の平坦な面が(100)結晶面となり、この面に続く側面と半導体基板面とのなす角が54°未満となるように半導体層上に有機金属気相成長法により第1のp型半導体層を形成する第3の工程と、第1のp型半導体層の活性領域上の領域の(100)結晶面以外に所定の濃度のVI族元素をドーブした第1のn型半導体層を選択成長させる第4の工程と、第1のp型半導体層および第2のn型半導体層上に第2のp型半導体層を形成する第5の工程と、第2のp型半導体層上に第3のp型半導体層を形成する第6の工程とを有することを特徴とする。

【0012】また、この発明の埋め込み構造半導体レーザは、<011>方向にストライプ状のメサストライプが形成されたn型の(100)結晶面を有する半導体基板と、半導体基板上に形成され、メサストライプ上の領域がレーザを発振する活性領域となる半導体層と、半導体層上に形成され活性領域上の領域の平坦な面が(100)結晶面であり、その面に続く側面と半導体基板面とのなす角が54°未満である第1のp型半導体層と、この第1のp型半導体層の活性領域上の領域の平坦な(100)結晶面以外に形成され、(100)結晶面に連続する面が平坦な面と同一の平面である所定の濃度のVI族元素がドーブされた第1のn型半導体層と、この第2のn型半導体層上に形成された第2のp型半導体層と、この上に形成された第3のp型半導体層とを有することを特徴とする。

【0013】

【作用】第1のn型半導体層は、第1のp型半導体層の活性層上の領域の(100)結晶面以外に形成され、活性層上の領域の(100)結晶面はメサストライプ幅程度に広くできるので、第1のp型半導体層の活性層上の電流が流れる領域は狭くならず、活性層には充分な電流が流れる。そして、第1のp型半導体層と第1のn型半導体層は電流狭窄層として機能する。

【0014】

【実施例】以下この発明の1実施例を図を参照して説明する。

実施例1. 図1は、この発明の1実施例である半導体レーザの製造方法を示す斜視図である。以下、同図を用いて、実施例1の埋め込み構造半導体レーザの製造方法を説明する。まず、(100)結晶面のn型InPからなる基板1上にスパッタリング方によりSiO₂膜を堆積する。次いで、フォトリソグラフィ技術とエッチングにより、このSiO₂膜を基板1の<011>方向に伸びる幅2μmのストライプ状のストライプマスクに形成する。次に、このストライプマスクをマスクとして塩素・アルゴン系のガスによるリアティブイオンエッチングにより基板1をエッチングをし、エッチング後ストライプマスクをHFによって除去し、図1(a)に示すように、メサストライプ1aを形成する

【0015】次に、メサストライプ1aが形成された基板1上に有機金属気相成長法を用いて、Seがドーパされたn型InPと、アンドープInGaAsPと、p型InPとSeがドーパされたn型InPとp型InPとp型InGaAsPとを、それぞれ膜厚0.1μm, 0.1μm, 0.8μm, 0.6μm, 1.0μm, 0.4μmとなるように、順次ガスを切り換えることにより形成する。これにより、図1(b)に示すように、メサストライプ1aの両側の基板1上にn型InP層2, InGaAsP層3、メサストライプ1a上にバッファ層2a、波長ギャップ1.5μmの活性層3aが形成され、この上にクラッド層4、電流閉じ込め層5、オーバークラッド層6、キャップ層7が形成される。

【0016】ここで、電流閉じ込め層5形成時のn型InPの気相成長において、ドーパするSeの濃度を $8 \times 10^{18} \text{ cm}^{-3}$ 以上とすることで、活性層3a上の(100)結晶面にはn型InPが堆積しないようになるこれにより、図1(b)に示すように、クラッド層4のメサストライプ状の部分の(100)結晶面を有する上平面にはn型InPは成長せず、その両側にクラッド層4のメサストライプ状の部分の(100)結晶面を有する上平面に続く一部がこの平面と同一面となるように、電流閉じ込め層5が形成される。図2に示すように、幅Wが1.1μmのストライプパターン上にp型のInPを堆積するとこの断面は台形のリッジ構造となる。この上にSeがドーピングされたn型のInPを堆積すると、リッジ構造上部に堆積する厚さrと平坦部に堆積した厚さr0との比はドーピングの濃度が高いほど小さくなる。

【0017】ところで、クラッド層4のメサストライプ形状の部分の側面が、基板1平面に対して約54°の角度を有し、(111)B結晶面となっている場合は、この上に形成する電流閉じ込め層5の成長時に、n型InPが(111)B結晶面には成長しないので、クラッド層4のメサストライプ形状の(100)結晶面を有する上平面にn型InPが堆積してしまう。このような状態となると、活性層3aに供給する電流が流れないことに

なり、レーザが発振しない。

【0018】この実施例1のように形成された埋め込み構造半導体レーザでは、バッファ層2a、活性層3aの側面は、基板1平面に対して約54°の角度を有する

(111)B結晶面となっている。しかし、この上に堆積形成される、活性層3a上の領域の平面が(100)結晶面となっているクラッド層4の両側の側面は、基板1平面に対して54°未満の角度となり、(111)B結晶面とはならない。このため、前述したように、クラッド層4のメサストライプ部両側に、クラッド層4のメサストライプ部の(100)結晶面を有する上平面に続く一部がこの平面と同一面となるように、電流閉じ込め層5が形成される。

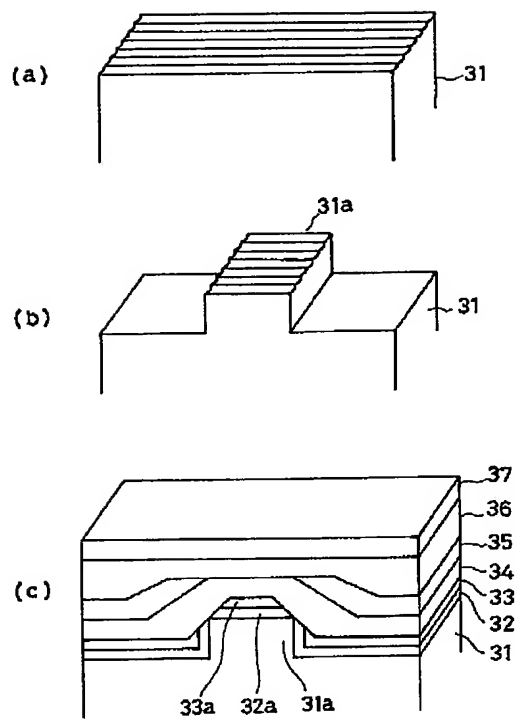
【0019】以上示したように、この実施例1によれば、1回の有機金属気相成長法により埋め込み構造半導体レーザが製造できるので、活性層を含む活性領域形成と埋め込み層の形成とが、酸素を有する雰囲気接触せずに行える。このため、MQW構造のInGaAs/InAlAsを活性層に用いても、Alを含む層を酸化などさせることがなく、容易に埋め込み構造半導体レーザを形成することができる。

【0020】実施例2. 図3は、この発明の第2の実施例である半導体レーザの製造方法を示す斜視図である。同図を用いて、この実施例2の埋め込み半導体レーザの製造方法を説明する。まず、図3(a)に示すように、

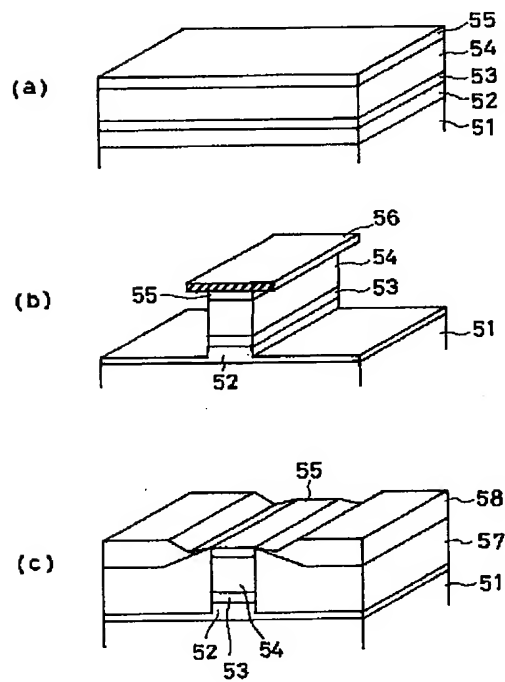
(100)結晶面を有するn型InPからなる基板31上に、干渉露光法とウェットエッチングを用いて<011>方向の回折格子を形成する。次に、実施例1と同様に、基板31上にスパッタリング方によりSiO₂膜を堆積し、フォトリソグラフィ技術とエッチングにより、このSiO₂膜を基板31の<011>方向に伸びる幅2μmのストライプ状のストライプマスクに形成する。次いで、このストライプマスクをマスクとして塩素・アルゴン系のガスによるリアティブイオンエッチングにより基板31をエッチングをし、エッチング後ストライプマスクをHFによって除去し、図2(b)に示すように、メサストライプ31aを形成する

【0021】次に、このメサストライプ31aが形成された基板31上に、有機金属気相成長法により、アンドープInGaAsP、アンドープInGaAsP、Znがドーパされたp型InP、Seが濃度 $8 \times 10^{18} \text{ cm}^{-3}$ 以上ドーパされたn型InP、p型InP、p型InGaAsPを、それぞれ膜厚0.1μm, 0.1μm, 0.8μm, 0.6μm, 1.0μm, 0.4μmとなるように、順次ガスを切り換えることにより形成する。これにより、図3(c)に示すように、メサストライプ31aの両側の基板31上にInGaAsP層32, InGaAsP層33が形成される。そして、メサストライプ31a上には、波長ギャップ1.3μmの光導波路層32a、波長ギャップ1.5μmの活性層33aが形

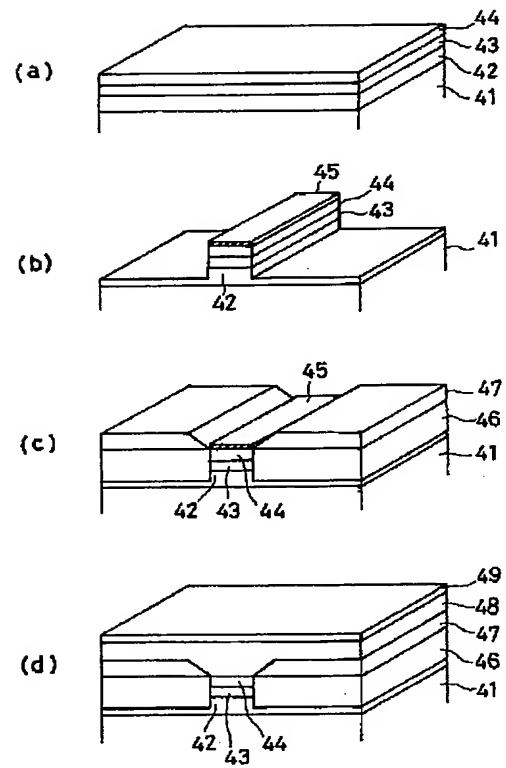
【図3】



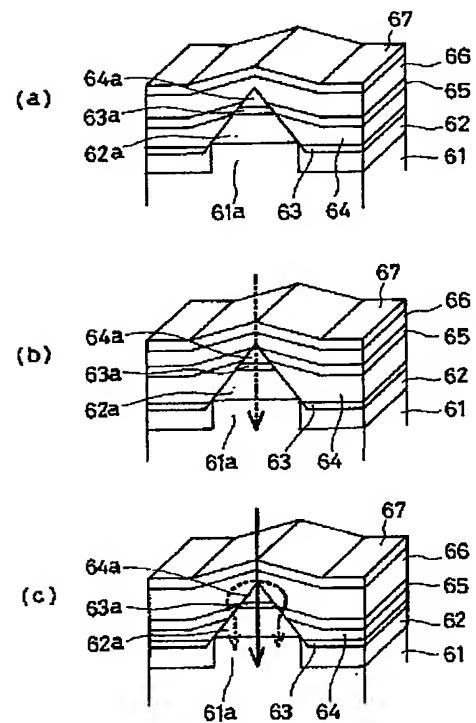
【図5】



【図4】



【図6】



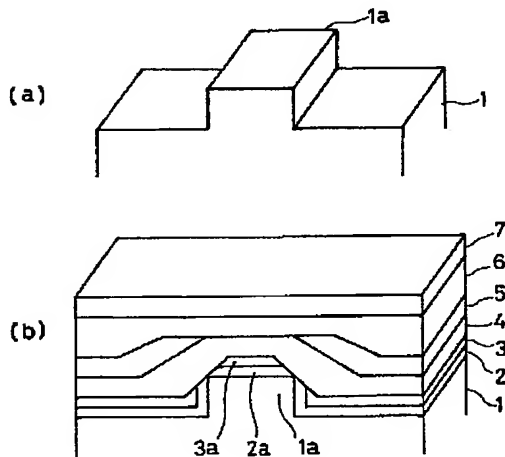
成され、この上にクラッド層34、電流閉じ込め層35、オーバークラッド層36、キャップ層37が形成される。

【0022】以上のことにより、実施例1と同様に、1回の有機金属気相成長で分布帰還型の埋め込み構造半導体レーザが製造できる。なお、上記実施例では、基板上的メサストライプの形成において、塩素アルゴン系のガスによるドライエッチングを用いたが、これに限るものではなく、他の方法でメサストライプを形成しても良い。また、電流閉じ込め層に用いるn型InPに対するドーパント（不純物）はSeに限るものではなく、VI族の元素を用いても良いことは明かである。また、上記実施例ではInP/InGaAsP系について示したが、GaAs/アルミニウムGaAs系の他のIII-V族半導体材料を用いても良い。

【0023】

【発明の効果】以上説明したように、この発明によれば1回の有機金属気相成長で埋め込み構造半導体レーザが製造できるので、大幅な製造工程の簡略化ができるという効果がある。また、従来では困難であった、MQW構造のInGaAs/InAlAsを活性層に用いることができるという効果がある。そして、電流注入領域を広くでき、メサストライプの構造や、形成層の膜厚が多少変化した場合でも、同様の電流狭窄特性を得ることができる。

【図1】



【図面の簡単な説明】

【図1】この発明の1実施例である埋め込み構造半導体レーザの製造方法を示す斜視図である。

【図2】n型InPをメサストライプ状のp型InP上に堆積したときのn型InPのSeドーピング濃度と堆積量との相関を示す相関図である。

【図3】この発明の他の実施例である埋め込み構造半導体レーザの製造方法を示す斜視図である。

【図4】従来の埋め込み構造半導体レーザの製造方法を示す斜視図である。

【図5】従来の埋め込み構造半導体レーザの製造方法を示す斜視図である。

【図6】従来の埋め込み構造半導体レーザの構成を示す斜視図である。

【符号の説明】

- 1 基板
- 1a メサストライプ
- 2 n型InP層
- 2a バッファ層
- 3 InGaAsP層
- 3a 活性層
- 4 クラッド層
- 5 電流閉じ込め層
- 6 オーバークラッド層
- 7 キャップ層

【図2】

